

# DESENVOLVIMENTO DE UM AMPLIFICADOR LOCK-IN DIGITAL BASEADO EM MICROCONTROLADOR

*A microcontroller based digital lock-in amplifier*

Igor Marques-Carneiro,\* Leduc Hermeto de Almeida Fauth, e Pablo Diniz Batista

*Centro Brasileiro de Pesquisas Físicas Rua Dr. Xavier Sigaud 150 - Urca - Rio de Janeiro - RJ - Brasil - CEP:22290-180*

*Submetido: 04/04/2018*

*Aceito: 10/04/2018*

**Resumo:** O amplificador Lock-in é uma excelente ferramenta para medir sinais em níveis inferiores aos níveis de ruído branco e até mesmo ruído intrínseco. Permite separar sinais em fase e em quadratura, fornecendo valiosas informações sobre diferentes grandezas físicas dos sinais medidos. Atualmente no mercado existem diversos fabricantes oferecendo tanto Lock-in analógicos quanto digitais, no entanto, nenhum com tecnologia nacional, tornando difícil a aquisição deste tipo de instrumento, devido a processos burocráticos e altos custos de importação. Este artigo tem como objetivo, desenvolver um Amplificador Lock-in digital, baseado em micro-controlador, voltado para instrumentação científica. Para validar a aplicação do Amplificador Lock-in foi executado experimentos optoeletrônico para medidas de concentração de glicose.

**Palavras chave:** Amplificador Lock-in, Microcontrolador, Instrumentação Científica, Aquisicao de dados.

**Abstract:** The Lock-in amplifier is an excellent tool for measuring signals at levels below white noise levels and even intrinsic noise. It allows to separate signals in phase and quadrature, providing valuable information on different physical quantities of the measured signals. Currently in the market there are several manufacturers offering both analog and digital Lock-in, however, none with Brazilian technology. Making difficult to acquire this type of instrument due to red-tape processes and high costs. This article aims to develop a Lock-in Amplifier, based on micro-controller, focused on scientific instrumentation. To validate the application of the Amplifier Lock-in was performed optoelectronic experiments for measurements of glucose concentration.

**Keywords:** Lock-in Amplifier, Micro-controller, Scientific Instrumentation, Data Acquisition.

## 1. INTRODUÇÃO

O amplificador Lock-in, desde a sua invenção no início da década de 1960 [1], também conhecidos como, “Voltímetros de Frequência Seletiva” ou “Analisadores de Espectro de Único Canal” [2], se tornou um instrumento extremamente valioso e útil, e largamente presente em laboratórios de física experimental [3–5]. Ele pode ser utilizado em muitas aplicações, tais como: instrumento medidor de fase, unidade

medidora de ruído, analisador de espectro, em experimentos ópticos de baixo nível, medições de impedância complexas [2, 6, 7], espectroscopia [8], pesquisa neurológica, contagem de fótons [9] entre outras [10–17].

O funcionamento do amplificador Lock-in é baseado no conceito do Detector Sensível a Fase (PSD)<sup>1</sup>, método eficaz de recuperar sinal de pequena amplitude estando imerso em ruído [2, 7, 18].

Conceitualmente, o amplificador Lock-in tem como base a propriedade de ortogonalidade das funções senoidais. Quando as funções senoidais são multiplicadas e integradas durante uma quantidade significativa de tempo, o resultado será zero. A menos que as duas funções senoidais tenham a

---

\*Electronic address: [igor@carneiro.eng.br](mailto:igor@carneiro.eng.br)

---

<sup>1</sup> PSD, do inglês Phase Sensitive Detector

mesma frequência.

Por um longo tempo os amplificadores Lock-in eram apenas analógicos [7]. Com o desenvolvimento da tecnologia, a eletrônica digital foi introduzida utilizando microprocessadores, embora sendo estes utilizados somente como suporte para algumas funções. Mais tarde, os filtros de saída foram implementados, usando técnicas digitais, mas o PSD continuou a utilizar circuitos analógicos.

O surgimento dos amplificadores Lock-in digitais não é recente, de fato eles apareceram há mais de 30 anos [2]. Estes amplificadores Lock-in são normalmente descritos como “digitais” ou instrumentos em DSP, que utilizam Processador Digital de Sinais [7]. Isso porque o PSD é implementado em circuito digital, removendo uma grande quantidade de componentes de uma placa de circuito [19]. No entanto, na etapa de aquisição do sinal, os amplificadores Lock-in digitais ainda precisam ser implementados com tecnologia analógica. Para isso, existe o conversor ADC<sup>2</sup>, responsável em fazer o elo entre o sistema analógico e o digital, convertendo o sinal analógico de entrada para digital em uma determinada frequência de amostragem.

A maioria dos amplificadores Lock-in atuais são baseados em DSP. Ao longo dos últimos 20 anos, os amplificadores Lock-in digitais foram substituindo modelos analógicos, permitindo aos usuários realizar medições até uma frequência de 600 MHz [20]. Além disso, o uso de circuitos digitais fornece uma série de benefícios adicionais, incluindo maior confiabilidade, resistência à temperatura e efeitos de envelhecimento, e a facilidade com que o sistema pode ser atualizado [19].

Os amplificadores Lock-in digitais de hoje superam os modelos analógicos em diversos parâmetros de desempenho relevantes, como faixa de frequência, ruído de entrada e estabilidade. O amplificador Lock-in digital também pode incluir múltiplos demoduladores, o que permite analisar um sinal com diferentes configurações de filtro ou várias frequências diferentes simultaneamente. Além disso, alguns modelos dos amplificadores Lock-in digitais são controlados por computador e possuem uma interface gráfica do usuário [1, 5]. Há também a vantagem da reserva dinâmica ser limitada apenas pela qualidade do conversor ADC [21].

O amplificador Lock-in é essencialmente um correlator, e o sinal de saída é altamente dependente do grau de correlação que há entre o sinal de referência e o sinal de interesse [22]. Usando a teoria de Fourier, qualquer sinal de entrada acompanha um ruído, podendo ser representado por uma soma de muitas ondas senoidais de diferentes amplitudes, fases e frequências [5].

Basicamente, na entrada do amplificador Lock-in, tem-se o sinal de interesse do experimento já amplificado e imerso em ruído. E um sinal de referência que esteja na mesma fase e frequência do sinal que se deseja medir. Este sinal de referência pode estar na forma senoidal, quadrada ou qualquer outra forma desde que seja um sinal periódico. Este sinal servirá apenas como base para que o PLL<sup>3</sup> obtenha a fase e

a frequência do sinal de referência. Para que, a partir disso, seja possível gerar um sinal senoidal já digitalizado.

Na sequência, tem-se o PSD, onde as componentes do sinal de interesse e a referência são multiplicados. Deste modo, segundo o princípio de ortogonalidade, estando apenas o sinal de interesse na mesma frequência do sinal de referência. A amplitude do sinal medido será máxima quando as fases dos sinais multiplicados coincidirem exatamente. Caso contrário, este valor será atenuado sendo levado à zero em caso de existir uma diferença de 90°.

Para solucionar isto, é introduzido um segundo PSD como mostra a Figura 1. Neste modelo, o Lock-in é chamado de “Lock-in em Fase Dupla”. Este segundo PSD é então alimentado com o mesmo sinal de entrada do primeiro, mas com o sinal de referência defasado de 90°. Ou seja, é realizado o produto ortogonal, do sinal de entrada pelo sinal de referência em quadratura, o que produzirá a chamada componente em quadratura.

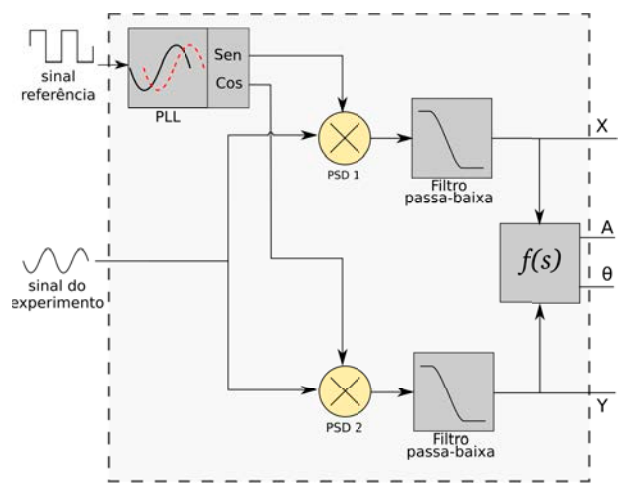


Figura 1: Diagrama de bloco da arquitetura de um Amplificador Lock-in de fase dupla [4].

Em seguida, o resultado de ambos os produtos passam por filtros passa-baixa. Obtendo assim, uma componente em fase e a outra em quadratura [23]. Obviamente que, uma saída é proporcional ao  $\cos(\theta)$  e a outra proporcional ao  $\sin(\theta)$ . Como mostra a Figura 2

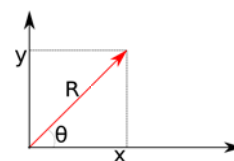


Figura 2: Componente em fase, X; componente em quadratura, Y; e magnitude R.

Matematicamente podemos dizer que. Para um sinal de referência senoidal  $ref(t)$ , e um sinal de entrada  $V_{sinal}(t)$ , a saída DC, pode ser calculada a partir da seguinte expressão:

Matematicamente podemos dizer que. Para um sinal de referência senoidal  $ref(t)$ , e um sinal de entrada  $V_{sinal}(t)$ , a

<sup>2</sup> ADC, do Inglês Analog Digital Converter

<sup>3</sup> PLL, Phase Locked Loop

saída DC, pode ser calculada a partir da seguinte expressão:

$$V(t) = \frac{1}{T} \int_{-T}^t \sin(2\pi f_{ref} * s + \varphi) V_{sinal}(s) ds \quad (1)$$

Onde  $\varphi$  é a diferença de fase do Lock-in (preferencialmente zero).

Se o tempo de integração ( $T$ ) for grande suficiente para remover ruído indesejável, a saída pode ser escrita por:

$$V = \frac{1}{2} V_{sinal} \cos(\theta) \quad (2)$$

Para um Lock-in de Dupla Fase, o mesmo cálculo é feito porém defasado de  $90^\circ$ . Obtendo assim:

$$X = \frac{1}{2} V_{sinal} \cos(\theta) \text{ componente em fase}$$

$$Y = \frac{1}{2} V_{sinal} \sin(\theta) \text{ componente em quadratura}$$

Em que  $V_{sinal}$  é a amplitude do sinal medido, e  $\theta$  é a diferença de fase entre o sinal de entrada e a referência.

Uma das vantagens do Lock-in de Dupla Fase, é que, se a fase do sinal medido mudar em relação à referência e sua amplitude for a mesma, então embora a saída de um dos PSD diminua, a diferença será compensada pela saída do outro PSD. Dado pela Equação 3.

$$R = \sqrt{X^2 + Y^2} \quad (3)$$

Além disso, a fase pode ser obtida por:

$$\theta = \tan^{-1} \left( \frac{Y}{X} \right) \quad (4)$$

Com isso, é possível obter a amplitude ( $R$ ) do sinal medido, a fase ( $\theta$ ) e as componentes  $X$  e  $Y$ . Com a máxima precisão sem a necessidade de efetuar a correção da diferença de fase.

Este trabalho descreve o desenvolvimento de um Amplificador Lock-in digital, baseado no microcontrolador dsPIC33FJ128GP706A, no modelo Open-Source Hardware, voltado para instrumentação científica.

## 2. METODOLOGIA

### 2.1. Detector Sensível a Fase

O Detector Sensível a Fase (PSD) é extensamente utilizado na instrumentação científica para fornecer informação precisa sobre o sinal requerido, “imerso” em ruído, que pode ser de caráter aleatório ou determinístico.

A técnica utilizada pelo PSD consiste de multiplicar um sinal de entrada por um sinal de referência, podendo ser implementado de três maneiras: Multiplicador Analógico, Multiplicador Chaveado Digitalmente ou Multiplicador Digital.

No método “multiplicador digital”, o sinal de entrada é amplificado e então imediatamente digitalizado. Esta representação digital é então multiplicada por uma representação digital de uma onda senoidal na frequência de referência em um DSP.

Três sinais são mostrados na Figura 3 (a). O primeiro é o sinal de entrada, um sinal senoidal livre de ruído. O segundo sinal corresponde ao sinal de referência. O terceiro sinal é o resultado da multiplicação dos sinais anteriores, identificado como “Saída do demodulador”.

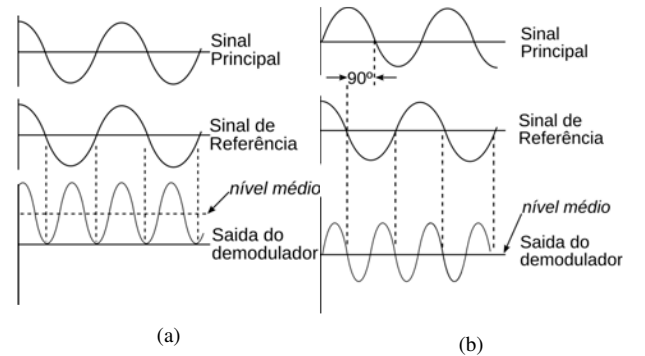


Figura 3: Simulando o efeito do detector sensível a fase: em (a) com referência e sinal em fase; em (b) com referência e sinal defasados de  $90$  graus.

Quando não há mudança de fase relevante entre o sinal principal e a referência, a saída do demodulador tem a forma de um sinal senoidal, ao dobro da frequência de referência e com um nível médio de amplitude positivo.

A Figura 3 (b) mostra a mesma situação, exceto que a fase do sinal de entrada é agora atrasada em  $90^\circ$  com respeito à referência. Neste caso, pode ser observado que, embora a saída ainda contenha um sinal com o dobro da frequência de referência, o nível médio ao longo do tempo tende a zero. Uma demonstração matemática destas conclusões pode ser vista a seguir.

Considerando um sinal senoidal livre de ruído, sendo representado pela tensão  $V_{Sinal}$ . Onde  $\omega t = 2\pi F$ . E um sinal de referência, representado por  $V_{Ref}$ . Temos que:

$$V_{Sinal} = A \cos(\omega t) \quad (5)$$

$$V_{Ref} = B \cos(\omega t + \theta) \quad (6)$$

$$V_L = A \cos(\omega t) \cdot B \cos(\omega t + \theta) \quad (7)$$

Sendo:

$A$  : Amplitude do sinal de interesse;

$B$  : Amplitude do sinal de referência;

$\omega$  : Frequência angular dado em Hz;

$t$  : Tempo (s);

$F$  : Frequência do sinal em Hz;  
 $\theta$  : Deslocamento de fase em graus.

O processo do detector sensível a fase consiste na multiplicação destas duas componentes, tendo a saída dada por  $V_L$  [7].

$$\begin{aligned}
 V_L &= A \cos(\omega t) \cdot B \cos(\omega t + \theta) \\
 &= AB \cos(\omega t) \cdot \cos(\omega t + \theta) \\
 &= AB \cdot (\cos(\omega t) \cos(\omega t) \cos(\theta) - \cos(\omega t) \sin(\omega t) \sin(\theta)) \\
 &= AB \cdot (\cos^2(\omega t) \cos(\theta) - \cos(\omega t) \sin(\omega t) \sin(\theta)) \\
 &= AB \cdot \left( \frac{1 + \cos(2\omega t)}{2} \cos(\theta) - \frac{1}{2} \sin(2\omega t) \sin(\theta) \right) \\
 &= \frac{AB}{2} \cdot (\cos(\theta) \cos(2\omega t) \cos(\theta) - \sin(2\omega t) \sin(\theta)) \\
 &= \frac{AB}{2} \cdot (\cos(\theta) + \cos(2\omega t) \cos(\theta) - \sin(2\omega t) \sin(\theta)) \\
 &= \frac{AB}{2} \cdot (\cos(\theta) + \cos(2\omega t + \theta)) \\
 V_L &= \frac{AB}{2} \cos(\theta) + \frac{AB}{2} \cos(2\omega t + \theta)
 \end{aligned} \tag{8}$$

A saída será proporcional ao produto da amplitude do sinal principal e da referência, diretamente relacionadas ao ângulo de fase entre o sinal principal e a referência, que também será modulado ao dobro da frequência de referência [7]. De modo que, se a amplitude do sinal de referência for mantida em um valor fixo, e a fase de referência for ajustada para assegurar uma diferença de fase próximo de zero graus, a máxima amplitude do sinal principal poderá ser determinada, após passar por um filtro passa-baixa. Onde a componente  $2\omega t$  tenderá a zero.

A discussão acima é baseada no caso em que o sinal principal esteja livre de ruído. No entanto, em aplicações reais, o sinal principal estará acompanhado por ruído, que, por definição, não possui uma frequência fixa ou relação de fase com o sinal de referência. Neste caso, o ruído, ao ser multiplicado pelo sinal de referência no demodulador, não resultará em nenhuma componente no nível DC após o filtro passa-baixa.

## 2.2. Desenvolvimento do hardware

Para a concepção deste trabalho, optamos por dar continuidade em um projeto do grupo (LEPS) que teve início em 2011 por [24]. Onde foi desenvolvido um módulo eletrônico para a caracterização elétrica de EGFETs, baseado no microcontrolador PIC18F45K20<sup>4</sup>. Posteriormente denominado

“Javanês”. Tal circuito foi projetado de modo a permitir a substituição deste microcontrolador em futuras aplicações. No entanto, ele foi projetado para ler até seis canais, utilizando um PGA MCP6S26 onde, além de amplificador, operava como multiplexador. Esta e outras características tiveram de ser alteradas, para que fosse possível implementar um amplificador Lock-in. Embora existam outras formas possíveis de implementar um Lock-in em um microcontrolador, é necessário considerar qual a melhor arquitetura do processador. Neste caso, o microcontrolador escolhido para este projeto foi o dsPIC33FJ128GP706A<sup>5</sup>.

A Figura 4 mostra um diagrama em blocos dos recursos propostos para a atualização da placa do javanês, tendo como base o microcontrolador dsPIC33FJ128GP706A.

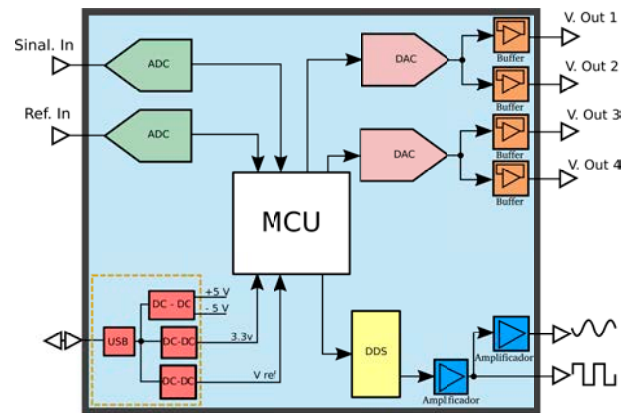


Figura 4: Diagrama em blocos do hardware de aquisição de dados tendo como base o microcontrolador dsPIC33FJ128GP706A da Microship.

Para que seja possível utilizar a alimentação de 5V da porta USB, foi necessário inserir um componente que fornecesse uma tensão de 5V simétricos para a alimentação negativa dos amplificadores. Para isso, foi inserido no projeto o RP-0505D, um conversor DC/DC baseado em IGBT (Insulated Gate Bipolar Transistor), capaz de fornecer duas alimentações simétricas de +5V e -5V partindo diretamente da interface USB, onde tem uma alimentação também em 5V. Como pode ser visto na Figura 5.

<sup>4</sup> PIC18F45K20 - Um microcontrolador de 16-bit da Microchip

<sup>5</sup> dsPIC33FJ128GP706A - Um componente da família de dsPIC de 16-bits da Microchip



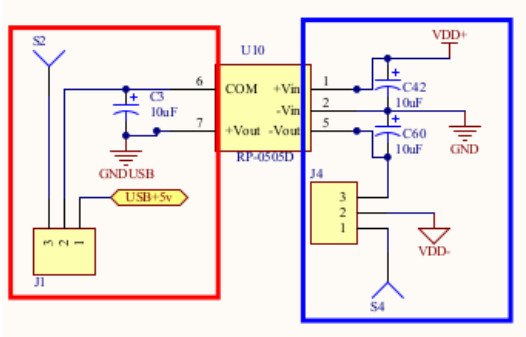


Figura 5: Circuito utilizando o DC/DC converter RP-0505D para fornecimento da alimentação de +5V e -5V simétricos.

A escolha do microcontrolador dsPIC33FJ128GP706A tem como principal objetivo a velocidade de conversão de até 1Msps suficiente para a aquisição em 50kHz. O ADC possui 12 bits de resolução, no entanto, para atender os objetivos do projeto, foi necessário configurar o ADC no modo síncrono, tendo sua resolução reduzida para 10 bits. Embora a maioria dos microcontroladores com ADC conseguem medir os valores sequencialmente, o ADC deste microcontrolador pode ler até 4 canais de uma só vez. Importante para garantir o sincronismo dos canais, por exemplo, para uma aplicação de um Lock-in de fase única. Outra característica decisiva na escolha do microcontrolador é o suporte à DMA. Este recurso é importante para realizar tarefas de forma independente ao processador principal, ou seja, faz a transferência de dados entre a CPU e outro periférico sem a assistência direta da CPU [25]. Em outras palavras, não interrompendo qualquer rotina que esteja eventualmente sendo executada por outra instrução. Como dito no capítulo anterior, o recurso de DMA é imprescindível para obter uma maior taxa de transferência de dados na aquisição.

### 2.3. Fabricação do protótipo

A primeira concepção da placa teve como principal modificação a substituição do micro-controlador principal, além de outras implementações sugeridas. Dentre elas, teve, a inclusão de uma fonte simétrica de  $\pm 5V$ , duas entradas de ADC com amplificadores e diversas saídas, tornando a placa de aquisição de dados, mais flexível para experimentos de banda.

O microcontrolador não permite tensões negativas em seus pinos de I/O. Para solucionar isto, foi aplicada no pino 5 do amplificador INA121, uma tensão de “offset” deslocando a faixa do nível de medida para cima.

Após a conclusão do primeiro circuito, optou-se em enviar o projeto para uma fabricação profissional. Bem como a soldagem dos componentes SMD também por empresa especializada. Obtendo assim, uma qualidade indiscutível no menor tempo de fabricação. O restante dos componentes foram soldados no CBPF. Finalmente, é possível visualizar na Figura 6 uma foto da placa finalizada.



Figura 6: Foto do protótipo final

## 3. RESULTADO

Para testar a aplicação em um experimento optoeletrônico, apresentamos o sistema experimental, como mostra a Figura 7.

A parte óptica é composta por um laser, um fotodetector, dois polarizadores lineares e uma lente convergente. O detector é um fotodiodo de Silício (SM05PD2A) capaz de medir sinais contínuos ou pulsados de até (1 GHz). Além disso, uma lente biconvexa de distância focal de 20 mm (LB1212) está acoplada ao sistema de medida, permitindo concentrar o feixe de luz no centro do detector. Finalmente são utilizados dois polarizadores ópticos lineares compostos por: uma lente (LPVISE100-A) de diâmetro 25,4 mm e um analisador (LPVISE200-A) de diâmetro 50,8 mm, ambos fabricados pela Thor-labs. Este analisador conta com um micrômetro acoplado ao sistema giratório permitindo excursionar  $14^\circ$  com uma resolução de  $0,028^\circ$ . Para pulsar o feixe laser em 5kHz, foi utilizado um gerador de sinal modelo AFG3052C da Tektronix, fornecendo um sinal quadrado com tensão máxima de 1.8V. O gerador de sinal AFG3052C também é responsável por fornecer a tensão de referência para o Lock-in.

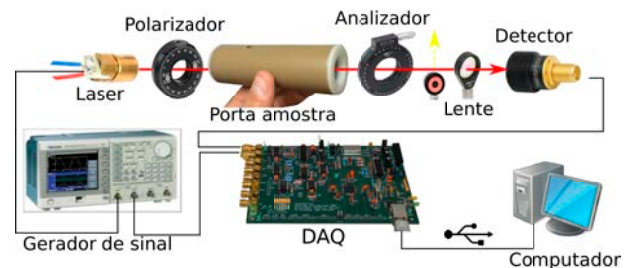


Figura 7: Diagrama proposto para o experimento utilizando o a placa final do Javanês desenvolvida.

O preparo das amostras e porta amostra, foi igualmente reproduzido baseado no trabalho de [26]. As amostras líquidas utilizadas são soluções de água com açúcar em diferentes concentrações: 400; 300; 200; 100; 50; 25 e 12,5 mg/mL.

Seguindo os trabalhos anteriores do grupo, em medidas de polarização, foi reduzido ao máximo de detecção, a potência óptica da luz do laser. E aplicado um ganho de 1000 vezes

no amplificador operacional na entrada da placa. Com isto, foi possível definir a máxima potência óptica em  $200\mu W$  medindo  $350\mu V$  do ADC.

A Figura 8 apresenta a interface Web desenvolvida para interpretar os dados recebidos pela porta USB da placa do Javanês em tempo real. Sendo possível obter os valores instantâneos da detecção da amplitude e fase do sinal medido, bem como os valores das componentes X e Y do Lock-in.

Com o objetivo de testar a sensibilidade do Lock-in, foi gerado um sinal com amplitude fixa variado apenas a frequência do sinal de referência. Com isso obtêm-se a resposta em frequência medida pelo Lock-in. Para uma melhor análise, os valores obtidos foram convertidos para dB, e apresentados na Figura 9.

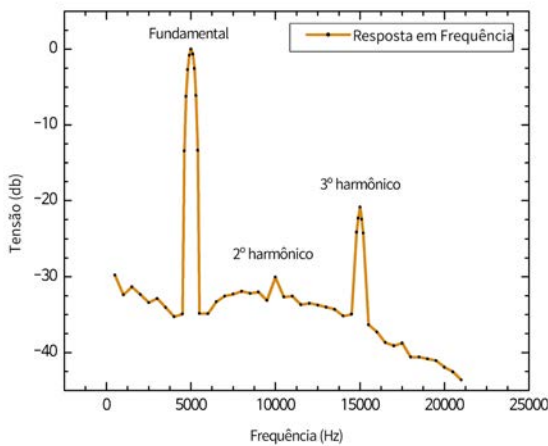


Figura 9: Análise da resposta em frequência em DB

Observando a Figura 9 podemos notar que a reserva dinâmica deste Lock-in implementando no microcontrolador ficou em 20dB. O suficiente para aquisição de sinais da ordem de  $\mu V$ , levando em consideração que o ganho aplicado na entrada do ADC é de 1000 vezes.

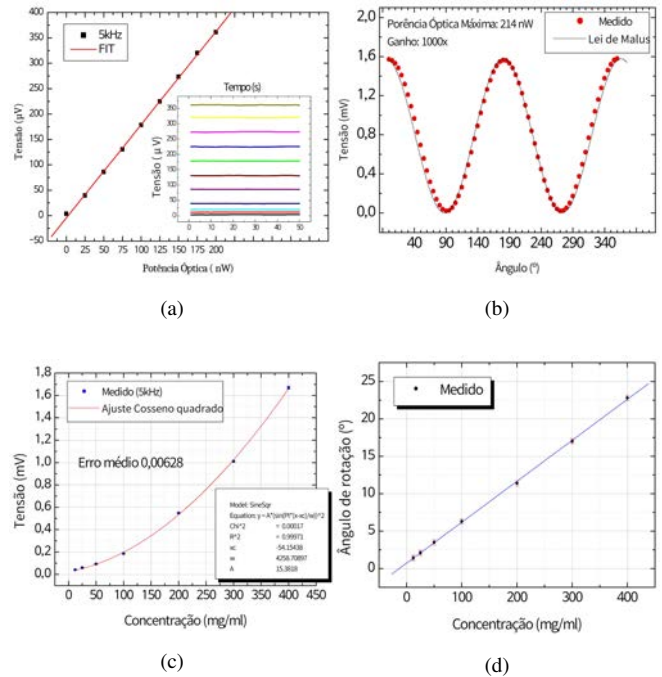


Figura 10: (a) Relação da potência óptica aplicada e a tensão de saída do sistema; (b) Análise da variação da potência óptica com a Lei de Malus; (c) Resultados obtidos utilizando o polarímetro, relacionando a tensão em função da concentração da amostra; (d) O ângulo de rotação óptico em função da concentração amostra.

A Figura 10 (a) apresenta a resposta dos fotodetectores em função da potência óptica e no quadro inferior direito, uma representação da estabilidade ao longo do tempo. O procedimento consiste em variar a potência óptica do laser, em intervalos de  $25\mu W$ . Para isto foi utilizado um detector auxiliar do modelo (S120C) da ThorLab para monitorar a grandeza. Em seguida recolhe-se o detector auxiliar a fim de obter a medida pelo detector (SM05PD2A) ligado diretamente a entrada do Javanês.

Como esperado, observa-se um comportamento linear em quase toda a região de potência óptica investigada, tendo uma leve perda da linearidade abaixo de  $25\mu W$ . No entanto, permanecendo estável com um erro médio de 0,047.

Tendo em vista o objetivo de validar este trabalho, foi utilizado um aparato de medida optoeletrônica para verificar a lei de Malus [27]. A Figura 10 (b) mostra a resposta do detector óptico em função do ângulo do analisador. O procedimento foi feito variando o ângulo de  $0^\circ$  a  $360^\circ$  em intervalos de 5 graus.

Nota-se uma clara concordância entre as medidas feitas, representada pelos pontos vermelhos, com a Lei de Malus representada pelo ajuste cossenoidal quadrático.

Com o objetivo de validar a aplicação do Amplificador Lock-in, apresentamos a seguir a os resultados de experimentos optoeletrônicos para medida de concentração de glicose.

Quando não há rotação do plano de polarização, a luz

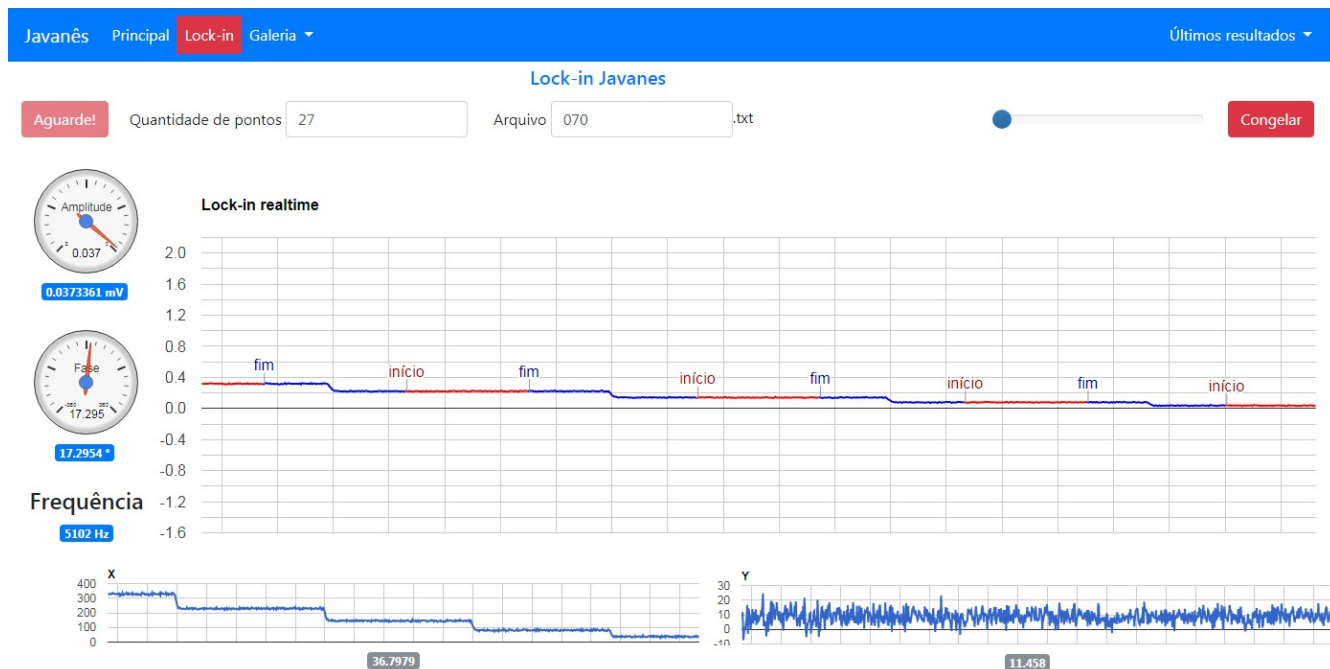


Figura 8: Tela da interface web desenvolvida para interpretar os dados recebidos do Javanês.

é bloqueada no segundo polarizador. Já na presença de substâncias opticamente ativas, como o açúcar, o desvio causado no plano de polarização faz com que uma parte da luz atravesse o segundo polarizador e chegue ao detector. O Açúcar refinado é composto de mais de 99% de sacarose, uma conhecida, talvez a mais comum, substância opticamente ativa [28]. A intensidade luminosa que passa pelo segundo polarizador está diretamente relacionada com a concentração de açúcar na amostra. A Figura 10 (c) apresenta o comportamento da potência óptica para sete soluções de água com açúcar.

Analisando o gráfico 10 (c), não observamos uma relação linear entre tensão e concentração da solução, mas sim uma relação cossenoidal quadrática por consequência da lei de Malus.

Para descobrir o ângulo de desvio causado pela amostra, podemos girar o segundo polarizador até obter a mínima intensidade luminosa e assim descobrir o ângulo de desvio causado pela amostra. Este ângulo também é proporcional à concentração de açúcar na solução. Desta maneira, podemos obter informação da concentração de açúcar ao determinar o ângulo de desvio. Como mostra a Figura 10 (d).

Como esperado, foi observada uma relação linear do ângulo de rotação do plano de polarização em função da concentração da solução. A partir da relação linear do gráfico da Figura 10 (d), podemos obter uma sensibilidade de aproximadamente  $0,035^\circ$  para cada 1 mg/mL.

A partir da análise dos resultados obtidos pode-se dizer que obtivemos êxito na aplicação proposta, apresentando desempenho e sensibilidade coerentes com a literatura.

#### 4. CONCLUSÃO

O trabalho de desenvolvimento deste instrumento, foi realizado por partes, tendo como passo inicial a modificação de um placa de aquisição de dados já existente, desenvolvida pelo grupo no Laboratório de Eletrônica e Processamento de Sinais (LEPS). Esta decisão foi crucial no aspecto de economia no tempo de desenvolvimento, visto que, grande parte do circuito elétrico foi aproveitado. Sendo um poderoso controlador de sinal digital e com suporte DMA, o microcontrolador dsPIC33FJ128GP706A atendeu as expectativas iniciais desse projeto. Permitindo uma taxa de amostragem de 1MHz em dois canais ADC simultâneos. A implementação do “offset” nos sinais de entrada, permitindo que tensões negativas fossem medidas. Mudança extremamente necessária para a aplicação do Lock-in. Nos teste de sensibilidade na implementação do Lock-in, foi observado um ruído 30 vezes menor que o sinal principal e uma reserva dinâmica de 20 dB. Para validar a aplicação do Amplificador Lock-in, foi repetido o experimento optoeletrônico para medidas de rotação do plano de polarização da luz, baseado no trabalho de [26]. Em seguida, foram repetidos os mesmos experimentos optoeletrônico, onde foi possível definir uma potência óptica máxima de 200nW medindo  $350 \mu\text{V}$ , aplicando um ganho de 1000 vezes no amplificador operacional. Como esperado, obtivemos respostas lineares e estabilidade em todas faixas de frequência analisadas. Além disso, a potência óptica se manteve estável durante todo o experimento. No teste feito analisando a Lei de Malus, os resultados se mostram coerentes com a função cossenoidal quadrático. Também nos experimentos optoeletrônico para medida de concentração de glicose, foi possível observar uma relação linear entre a tensão e concentração da solução. Apresentando baixo erro, e uma resolução angular de  $0,035^\circ$  para cada 1mg/mL. Este trabalho contribui com a pesquisa

científica brasileira, no aspecto da não importação de tecnologia na área de instrumentação científica [29, 30]. Sendo possível com este instrumento, implementar um Amplificador Lock-in digital, embarcado no microcontrolador [31], e diferentes outras aplicações na aquisição de dados [29, 30].

Finalmente, este trabalho foi desenvolvido tendo como

base o paradigma do Open-Source hardware. Munindo a pesquisa científica com ferramentas flexíveis e de baixo custo, para expandir sua capacidade de coleta dados. Portanto, todos os arquivos deste trabalho estarão disponíveis para que possam ser utilizados e aprimorados pela comunidade científica em <http://javan.es.carneiro.eng.br>.

- 
- [1] R. Burdett, *Handbook of Measuring System Design* (2005).
- [2] R. A. Capitanio, Master's thesis (2008).
- [3] M. Bochner, M. P. Albuquerque, J. L. G. Alfonso, L. C. Resende, and R. A. A. Nunes, *NOTAS TÉCNICAS* **1** (2011).
- [4] S. S. R. Systems, *DSP Lock-In Amplifier model SR830* (1999).
- [5] M. L. Meade, *Lock-in amplifiers: principles and applications*, 1 (Mike Meade, 1983).
- [6] A. D'amico, A. De Marcellis, C. Di Carlo, C. Di Natale, G. Ferri, E. Martinelli, R. Paolesse, and V. Stornelli, *Sensors and Actuators B: Chemical* **144**, 400 (2010).
- [7] P. instruments, *What is a Lock-in Amplifier* (2000).
- [8] R. Augulis and D. Zigmantas, *Optics express* **19**, 13126 (2011).
- [9] A. Restelli, R. Abbiati, and A. Geraci, *Review of scientific instruments* **76**, 093112 (2005).
- [10] J. Scott, DL Instruments Technical Notes IAN47 (2002).
- [11] G. Ferri, P. De Laurentiis, A. D'Amico, and C. Di Natale, *Sensors and Actuators A: Physical* **92**, 263 (2001).
- [12] A. De Marcellis, G. Ferri, M. Patrizi, V. Stornelli, A. D'amico, C. Di Natale, E. Martinelli, A. Alimelli, and R. Paolesse, in *Advances in Sensors and Interface, 2007. IWASI 2007. 2nd International Workshop on* (IEEE, 2007), pp. 1–5.
- [13] W. Xu, D. L. Mathine, and J. K. Barton, *IEEE Transactions on Biomedical Engineering* **55**, 485 (2008).
- [14] C. Azzolini, A. Magnanini, M. Tonelli, G. Chiorboli, and C. Morandi, in *Design and Technology of Integrated Systems in Nanoscale Era, 2008. DTIS 2008. 3rd International Conference on* (IEEE, 2008), pp. 1–6.
- [15] A. Hu and V. P. Chodavarapu, *IEEE Transactions on Biomedical Circuits and Systems* **4**, 274 (2010).
- [16] M. Santhanalakshmi, *International Journal of Biomedical Engineering and Technology* **20**, 12 (2016).
- [17] R. Xu, Intel Science Talent Search 2013 Competition (2012).
- [18] D. Blair and P. Sydenham, *Journal of Physics E: Scientific Instruments* **8**, 621 (1975).
- [19] D. Wenn, Application Note (2007).
- [20] Z. Instruments, HF2 User Manual, Revision **15296** (2017).
- [21] A. Note, Stanford Research Systems, *Scientific and Engineering Instruments* **1993**, 129 (1992).
- [22] M. Meade, *Journal of Physics E: Scientific Instruments* **15**, 395 (1982).
- [23] M. O. Sonnaillon and F. J. Bonetto, *Review of Scientific Instruments* **76**, 024703 (2005).
- [24] L. R. F. Fagundes Filho, Centro Brasileiro de Pesquisas Físicas, Rio de Janeiro (2012).
- [25] Microchip, *Analog-to-digital converter (adc)*, <http://ww1.microchip.com/downloads/en/DeviceDoc/70183D.pdf> (2012), section 16.
- [26] L. H. de Almeida Fauth, Mestrado, Centro Brasileiro de Pesquisas Físicas, Rio de Janeiro, RJ (2017).
- [27] B. Kahr and K. Claborn, *ChemPhysChem* **9**, 43 (2008).
- [28] N. Carlin, E. Szanto, W. Seale, F. Jorge, F. Souza, I. Bechtold, and L. Gasques, *Revista Brasileira de Ensino de Física* **27**, 349 (2005).
- [29] B. V. Castilho, *História da Astronomia no Brasil. Recife: MAST/MCTI, Cepe Editora e Secretaria de Ciência e Tecnologia de Pernambuco, Recife* **2**, 196 (2014).
- [30] G. Moscati, E. Lerner, et al., *Avaliação & Perspectivas*, 1 pp. 17–52 (1982).
- [31] X. Chen, J. Chang, F. Wang, Z. Wang, W. Wei, Y. Liu, and Z. Qin, *Photonic Sensors* **7**, 27 (2017).